

基于 FPGA 的高速高质量图像旋转

李开宇 张焕春 经亚枝

(南京航空航天大学自动化学院, 南京 210016)

摘要 为了进行高质量、高速的图像旋转变换,通过对传统图像旋转矩阵的分解,将图像在二维空间中的旋转运算分解成为三次一维空间内的平移运算,从而将用于图像旋转运算的二维插值运算简化为在一维空间中进行的一维插值运算。为了保证图像旋转后的质量,采用3阶B-样条对每次平移后像素点的灰度值进行插值运算,并提出了一种基于IIR和FIR数字滤波器的3阶B-样条插值法的高速实现方案;最后针对256灰度级,256×256像素的图像设计出一种基于FPGA的高速、高质量的硬件图像旋转及显示系统。

关键词 图像旋转 现场可编程门阵列 B-样条插值 有限脉冲响应 无限脉冲响应

中图分类号: TP391.41 文献标识码: A 文章编号: 1006-8961(2004)03-0285-05

FPGA-based Fast and High-quality Rotation of Image

LI Kai-yu, ZHANG Huan-chun, JING Ya-zhi

(College of Automation Engineering, Nanjing University of Aeronautics and Astronautics, Nanjing 210016)

Abstract In order to realize fast and high-quality rotation transform for image, this paper introduces the approach of decomposition of a two-dimensional rotation into three-step one-dimensional shift by decomposing the traditional matrix of image rotation, which succeeds in simplifying the interpolation of image in one-dimensional space. In order to ensure high quality of rotated image, the paper uses the cubic B-spline interpolation to calculate the gray of pixels after each image shift. What is more, the paper develops an IIR(infinite impulse response)-based and a FIR(finite impulse response)-based digital filter to realize fast cubic B-spline interpolation, which turns out to be a significant advantage for hardware implementation and parallelization. And it designs a FPGA (field programmable gate array)-based fast and high quality image rotation system for the 256×256 pixels images in 256 gray levels. By the means of coordinates transforming, the calculation time and storage will not increase evidently when the images rotate at a large angle in the system. In a word, the image rotation system is able to meet the request of real-time and high-quality rotation of image at any angle.

Keywords image rotation, field programmable gate array(FPGA), B-spline interpolation, finite impulse response(FIR), infinite impulse response(IIR)

1 引言

图像旋转是一种常用的数字图像处理技术,目前已广泛地应用于军事、航空、医学等方面。大家知道,传统的图像旋转都是在二维空间中进行的,由于旋转后图像像素点坐标不再是整数,故旋转后必须对像素点灰度进行二维插值运算,由于其运算过程复杂,运算量也大,尤其是当对旋转后的图像质量要求较高时,需要采用高阶数的插值运算,如3阶、4阶等,则运算量更大,因此,单纯采用软件实现,其运

算时间过长,实时性差,无法满足高速图像旋转的要求。本文通过对传统图像旋转矩阵的分解,首先将二维旋转运算分解成为三次一维的平移运算,然后在一维空间中对像素点灰度值进行插值,从而简化了插值运算,再配合现场可编程门阵列(field programmable gate array,简称FPGA)硬件系统,则可以有效地提高运算速度。为了保证图像旋转时插值的效果,本文采用基于3阶B-样条函数的插值,并提出了一种基于无限脉冲响应(IIR)和有限脉冲响应(FIR)数字滤波器的快速B-样条插值算法。同时还针对256级灰度图像,设计出一种基于

FPGA 的高速、高质量的图像旋转系统,其运算速度高,可满足实时图像旋转的要求。

2 图像的旋转算法

图像旋转的像素坐标变换可通过 $(\hat{x}, \hat{y})^T = \mathbf{R}(\theta) \cdot (x, y)^T$ 计算,其中 $(x, y)^T$ 和 $(\hat{x}, \hat{y})^T$ 为对应像素点旋转前后的坐标, $\mathbf{R}(\theta)$ 为旋转矩阵。常用的图像旋转矩阵为

$$\mathbf{R}(\theta) = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \quad (1)$$

由于旋转后坐标 (\hat{x}, \hat{y}) 并非为整数,因此图像旋转运算后必须对像素点灰度进行插值运算。若采用最近邻插值法(0阶)或双线性插值法(1阶),虽然其插值算法简单、运算速度快,但是其插值效果较差,即生成的旋转图像质量较差,且会出现明显的块状效应或使图像变得模糊。为了保证图像的质量,应考虑采用更高阶数的插值算法,如3阶B-样条插值算法。但是这种插值算法的运算量较大,若采用上述旋转矩阵进行旋转运算,则需要在二维空间中进行插值运算,由于运

算过于复杂,因而无法采用FPGA实现。

为了简化插值运算,可将旋转矩阵公式分解为下式^[1]:

$$\begin{aligned} \mathbf{R}(\theta) &= \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \\ &= \begin{bmatrix} 1 & -\tan\theta/2 \\ 0 & 1 \end{bmatrix} \times \begin{bmatrix} 1 & 0 \\ \sin\theta & 1 \end{bmatrix} \times \begin{bmatrix} 1 & -\tan\theta/2 \\ 0 & 1 \end{bmatrix} \end{aligned} \quad (2)$$

由式(2)可知,二维图像的旋转运算可分解成为三次一维的平移运算,且在每次平移运算中没有尺度变化,如图1所示。旋转运算时,首先将图像中各像素点沿 x 方向逐行地平移 $-y \cdot \tan\theta/2$,如图1(b)所示;然后将各像素点沿 y 方向逐列地平移 $x \cdot \sin\theta$,如图1(c)所示;最后将各像素点沿 x 方向逐行地平移 $-y \cdot \tan\theta/2$,如图1(d)所示。从上述变换过程可知,由于每次平移运算都是在一维空间中进行的,因此每次平移后各像素灰度值的插值运算也只需在一维空间中完成,这样就大大简化了插值运算,不仅便于采用FPGA实现图像的插值运算,也有利于实现图像的旋转。

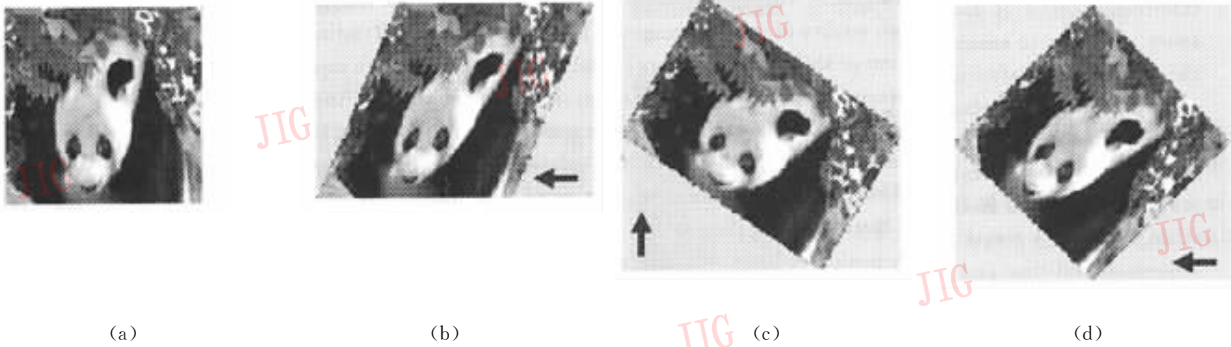


图1 图像旋转分解为三步平移

3 基于B-样条的快速插值算法

3.1 B-样条函数

“ n 阶样条函数空间”是平方可积(可和)空间函数子集,其函数是 n 阶分段多项式,并具有最多到 $n-1$ 阶偏导数,根据 Schoenberg 的定义^[2], n 阶样条函数空间可表示为

$$\begin{aligned} V_n = \{S_n(x) = \sum_{k \in \mathbf{Z}} C(k) B_n(x-k) \\ (x \in \mathbf{R}, C \in L_2)\} \end{aligned} \quad (3)$$

式中, V_n 表示结点距离为1的 n 阶样条函数空间, B_n 表示对称的 n 阶B-样条函数, $C(k)$ 是B-样条的

系数序列(或称权系数),显然 $\{B_n(x-k) \mid k \in \mathbf{Z}\}$ 构成了 V_n 空间中的一组基。

B-样条函数可通过下述递归公式定义^[3~5]: $B_n(x) = B_{n-1}(x) * B_0(x)$, 其中 $B_0(x)$ 是0阶B-样条:

$$B_0(x) = \begin{cases} 1 & -0.5 \leq x < 0.5 \\ 0 & \text{其他} \end{cases}$$

于是 n 阶B-样条函数可推导为如下式子

$$\begin{aligned} B_n(x) = \sum_{j=0}^{n-1} \frac{(-1)^j}{n!} C_{n+1}^j \cdot \left(x + \frac{n+1}{2} - j\right)^n \cdot \\ \mu\left(x + \frac{n+1}{2} - j\right) \quad (x \in \mathbf{Z}) \end{aligned} \quad (4)$$

其中, C_{n+1}^j 为排列组合运算, $\mu(x) = \begin{cases} 0 & x < 0 \\ 1 & x \geq 0 \end{cases}$ 。由于

B-样条函数具有许多良好的性质,如连续性、紧支性,规范性、对称性、阶间递推性等,因此 B-样条函数很适用于本系统中的图像数据处理。

3.2 图像旋转中基于 B-样条的快速插值

所谓插值就是指对采样点附近的像素点进行一定规则的线性组合,以得到新像素点的灰度值的过程。如前所述,由于图像的旋转已分解为 3 次 1 维空间的像素点平移,因此基于 B-样条的插值也是在 1 维空间中进行的。

由式(3)可知: $S_n(x) \in L_2$ 是 1 维连续变量 x 的样条函数,对于移位前各像素采样点的灰度值满足: $S_n(k) = S_n(x)|_{x=k}$,移位后采样点附近的像素点的灰度值为

$$S_n(k-d) = \sum_{j \in \mathbb{Z}} C(j) B_n(k-d-j) = C(k) * B_n^d(k) \quad (5)$$

式中, d 为移位后的采样点与其附近像素点之间的距离,*表示卷积运算, $B_n^d(k) = B_n(k-d)$ 。对 $B_n^d(k)$ 作 z 变换可得

$$b_n^d(z) = \sum_{k \in \mathbb{Z}} B_n(k-d) z^{-k} \quad (6)$$

由式(6)可知, $b_n^d(z)$ 实际上可构成有限脉冲响应(FIR)数字滤波器的系统函数^[6],因此若 $C(k)$ 已知,则移位后采样点附近像素点的灰度值 $S_n(k-d)$ 的求解过程可通过对 $C(k)$ 进行 FIR 数字滤波来快速求解,而 B-样条的系数序列 $C(k)$ 则可由式(3)推导得到

$$S_n(k) = S_n(x)|_{x=k} \Rightarrow S_n(k) = \sum_j C(j) B_n(k-j) = C(k) * B_n(k) \quad (7)$$

对式(7)进行 z 变换可得 $C(k) = (B_n)^{-1} * S(k)$,对式中, $(B_n)^{-1}(k)$ 作 z 变换可得

$$(b_n)^{-1}(z) = \frac{1}{\sum_{k \in \mathbb{Z}} B_n(k) z^{-k}} \quad (8)$$

由式(8)可知,由于 $(b_n)^{-1}(z)$ 构成了无限脉冲响应(IIR)数字滤波器的系统函数,因此 B-样条的系数序列 $C(k)$ 可看作是对图像变换前各采样点的灰度值 $S[k]$ 进行 IIR 数字滤波的过程。

综上所述,对图像逐行(或逐列)平移变换后,再进行 B-样条插值运算可分为以下两步(如图 2 所示)首先对图像各采样点灰度值作 IIR 数字滤波求得 B-样条的系数序列 $C(k)$,以构造 n 阶样条函数 $S_n(x)$;然后通过 FIR 数字滤波器对 $S_n(x)$ 重新取样

来获得平移后采样点附近的像素点的灰度值 $S(k-d)$ 。

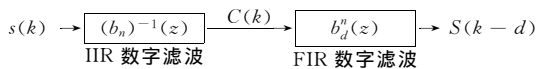


图 2 基于数字滤波的 B-样条插值示意图

4 基于 FPGA 的图像旋转

4.1 3 阶 B-样条插值的实现

基于上述分析,为了保证图像的插值效果,本文采用了基于 3 阶 B-样条函数的插值来实现每次平移变换后高质量的插值运算,即

$$S_3(x) = \sum_j C(j) B_3(x-j) = C(x) * B_3(x) \quad (9)$$

其中, $B_3(x)$ 为 3 阶 B-样条函数(如图 3 所示)。当 $x=k$ 时,有 $S_3(k)|_{x=k} = C(k) * B_3(k)$,其中, $B_3(k)$ 可由式(4)求得,将求得的 $B_3(k)$ 值代入 $S_3(k)|_{x=k} = C(k) * B_3(k)$,可得下式

$$S_3(k) = \frac{1}{6}C(k-1) + \frac{4}{6}C(k) + \frac{1}{6}C(k+1) \quad (10)$$

也即

$$S_3(k-1) = \frac{1}{6}C(k-2) + \frac{4}{6}C(k-1) + \frac{1}{6}C(k) \quad (10)$$

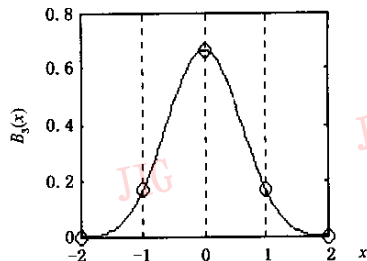


图 3 3 阶 B 样条函数的曲线图

对式(10)进行 z 变换可得

$$c(z) = \frac{6z^{-1}}{1 + 4z^{-1} + z^{-2}} * s(z) \quad (11)$$

从式(11)可知,为了快速计算 3 阶 B-样条插值的权系数 $C(k)$,可以通过设计 IIR 数字滤波器快速求得(如图 4 所示)。当权系数 $C(k)$ 已知后,采样点附近像素点的灰度值

$$S_3(k-d) = \sum_j C(j) B_3(k-d-j) = C(k) * B_3(k-d)$$

由式(6)可知,其可通过对 $C(k)$ 进行 FIR 滤波快速求得(如图 4 所示)。

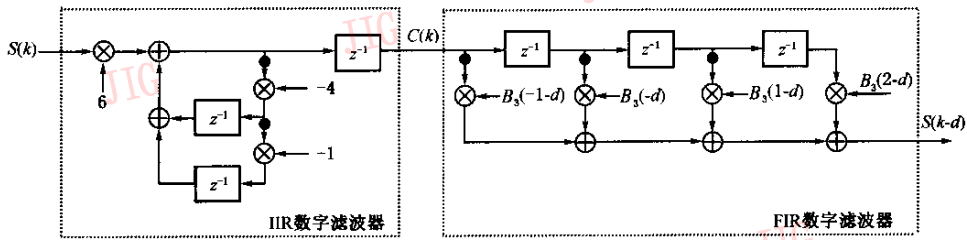


图 4 基于 B 样条插值的数字滤波器结构示意图

4.2 FPGA 实现图像的快速旋转和显示

本系统采用以 FPGA 为核心的技术实现了图像的快速旋转和显示^[7,8],其工作原理如图 5 所示。为了保证液晶显示器(LCD)能连续地显示画面,本系统利用两片 61LV5128(512K×8 的高速 SRAM)芯片作帧存储器(A 和 B)来交替地存储图像旋转后的画面。系统中的另一片 SRAM(61LV5128)用于存储图像旋转运算过程的中间值。FPGA 主要任务包括图像的旋转运算和对 LCD 的视频控制两个方面。本系统选用了 Xilinx 公司的 Spartan II 系列中的 XC2S150-5FG256 芯片,它是通过复杂可编程逻辑器件(complex programmable logic device,简称 CPLD)和可编程只读存储器(programmable read-only memory,简称 PROM)来实现配置或重构的。FPGA 外部输入的时钟频率为 40MHz,经过分频可得到 20MHz 的内部工作频率。

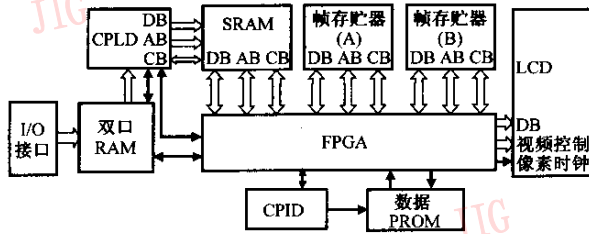


图 5 基于 FPGA 的高速图像旋转系统的原理图

通过采用式(2)旋转矩阵来分解图像旋转的过程可以看到,当旋转角度较大时(如旋转角接近 180° 时),中间过程产生的图像变得很大,这可能大大加大存储容量,从而可能降低数据处理的速度。事实上,对于一幅图像任意角度的旋转均可分解为一次 90° 或 180° 或 270° 的旋转,再加上一 45° 以内的旋转。由于 90° 或 180° 或 270° 的旋转变换后图像的像素点坐标仍然为整数,无须进行灰度变换和尺度变换,因此只需进行一次简单的坐标变换即可,例如若图像要旋转 80° ,可先对各像素点进行 x, y 坐标的坐标变换,即将像素点的 (x, y) 坐标变换成

$(-y, x)$,然后对坐标变换后的图像旋转 -10° 。由于经过坐标变换可将图像的旋转运算控制在 45° 以内,因此就保证了图像在旋转过程中图像大小的变化范围有限,例如 256×256 的图像旋转 45° 后图像大小变为 362×362 ,这不仅有效地控制了存储容量的增加,也提高了数据运算的速度。为此,系统中专门设置了一片 CPLD 用于图像的坐标变换,本系统选用的是 Xilinx 公司的 XC9572XL 芯片。

FPGA 在实现图像旋转时,由于图像旋转运算被分解为 3 次一维空间的平移,因此本系统中采用了两片静态随机存取存储器(static random access memory,简称 SRAM)来交替地存放每次插值后的图像像素灰度值。两组 SRAM 是按“乒乓”模式工作,即 FPGA 从一组 SRAM 中依次读取数据先进行平移和插值运算,并将计算结果存放到另一组 SRAM 中,然后反之。其工作过程分为以下几部分:

① CPLD 负责对图像进行坐标变换,并将变换后的图像存入 SRAM;

② FPGA 从 SRAM 中逐行读取图像各像素点的灰度值,并进行平移和插值运算,然后将计算出的各个新像素灰度值存入帧存储器 A;

③ FPGA 从帧存储器 A 中逐列读取图像各像素点的灰度值,并进行平移和插值运算。然后将计算出的各个新像素灰度值存入 SRAM。

④ FPGA 从 SRAM 中逐行读取图像各像素点的灰度值,并进行平移和插值运算,然后将计算出图像的各个新像素灰度值存入帧存储器 A,此时得到的数据即为图像旋转的最终结果。

需要注意的是,由于图像同一行(或列)中各像素点的平移量是相同的,因此在每一行(或列)插值运算前,只要计算一次该行(或列)的平移量,并计算插值运算中的 FIR 滤波运算时 4 个乘系数的值即可。对于图像不同行(或列)像素点,由于其平移量是不相同,所以处理图像不同行(或列)像素点时,平移量和 FIR 滤波运算时的 4 个乘系数的值要重新计

算。由图 4 可见,对于每个像素点,其 3 阶 B-样条的插值运算需要 7 次乘法运算和 5 次加法运算,而在利用 FPGA 实现插值运算时,则可以并行地执行运算过程。

以上是实现对帧存储器 A 写图像旋转结果的过程。当 FPGA 对帧存储器 A 写数据时,FPGA 从 B 帧存储器中读取数据(上次旋转运算的结果)并送至 LCD 进行显示,然后反之,即可完成 LCD 的连续显示。FPGA 的逻辑实现采用硬件描述语言 VHDL (hardware description language)进行设计^[9]。

5 结 论

本文将图像的旋转过程分解成 3 次一维空间的平移和插值,从而简化了系统的复杂程度,使图像旋转功能得以硬件化实现。这种设计思路在开发小型化、便携式图像仪器技术领域中具有极其重要的意义。本系统的实践表明,这种基于 FPGA 的图像旋转硬件系统,不仅显著地提高了图像的旋转运算速度,而且通过 3 阶 B-样条插值还有效地提高了图像旋转的质量。本系统对一幅 256×256 像素点的图像旋转 45° 需要的时间为 17.6 ms,这是采用软件方案无法达到的。此外,对于大角度的图像旋转,通过坐标变换也可确保其运算时间和存储空间不会明显增大;对于显示分辨率更高的图像(如 512×512 以上的图像),本系统也同样适用,当然系统中的部分芯片(如帧存储器)可根据需要调整,此外,还可采用提高时钟频率的方法来提运算速率,或采用单帧双扫技术为系统提供更多的运算时间。总之,本系统可以满足任意角度、实时、高质量图像旋转的要求。

参 考 文 献

- 1 Unser M, Thevenaz P, Yaroslavsky L. Convolution-based interpolation for fast, high-quality rotation of images[J]. IEEE Transactions on Image Processing, 1995,4(10):1371~1381.
- 2 Schoenberg I J. Cardinal interpolation and spline functions[J]. Approximation Theory, 1969,2:167~206.

- 3 Unser M, Aldroubi A, Eden M. B-Spline signal processing: Part I-Theory [J]. IEEE Transactions on Signal Processing, 1993,41(2):821~833.
- 4 Unser M, Aldroubi A, Eden M. B-Spline signal processing: part II-Efficient design and applications[J]. IEEE Transactions on Signal Processing, 1993,41(2):834~848.
- 5 Unser M, Aldroubi A, Eden M. Fast B-spline transforms for continuous image representation and interpolation [J]. IEEE Transactions on Pattern Analysis And Machine Intelligence, 1991,13(3):277~285.
- 6 丁玉美,高西全. 数字信号处理(第二版). 西安:西安电子科技大学出版社,2001,1.
- 7 The programmable Logic Data Book[R]. San Jose,CA,USA, Xilinx,Inc. 1999.
- 8 Xilinx, Inc. Configuring Spartan-II FPGAs from Parallel EPROM [DB/OL]. 1999, 12. <http://www.xilinx.com/xapp/xapp178.pdf>
- 9 侯伯亨,顾新. VHDL 硬件描述语言与数字逻辑电路设计(第二版)[M]. 西安:西安电子科技大学出版社,1999,1.



李开宇 1969 年生,2000 年获东南大学计算机科学与工程系计算机工学硕士学位,目前为南京航空航天大学自动化学院博士研究生。研究方向为信号处理、数字图像处理、数据采集。



张焕春 1940 年生,教授,博士生导师,1963 年毕业于南京航空学院自动控制系。研究方向为测试信号分析与处理、数字图像处理、数据采集。发表论文及专著 20 余篇部,获部级科技进步奖 5 项。



经亚枝 1942 年生,副教授,1965 年毕业于南京航空学院自动控制系。研究方向为计算机测控、传感器技术、数据采集、多媒体技术。